

基于 CPLD 的二相步进电机驱动设计

郭能武

(广东易美图数码影像科技有限公司, 广东 广州 510663)

摘 要: 在选择合理电源波形的基础上, 提出了一种基于复杂可编程逻辑器件 (CPLD) 的步进电机驱动系统, 介绍了其设计原理和特点, 并给出了具体的实施方案和应用结果。

关键词: 步进电机; 复杂可编程逻辑器件; 微步

中图分类号: TM302 TM383.6 **文献标识码:** A **文章编号:** 1673-6540(2009)07-0027-03

Drive Design of Two-Phase Step Motor Based on CPLD

GUO Nengwu

(Guangdong Inetto Digital Imaging Technology Co., Ltd., Guangzhou 510663, China)

Abstract: A step motor driver system based on CPLD technology is presented, its design principles and characteristic is introduced. And the implement of the scheme and the result of this application are presented.

Key words: step motor; complex programmable logical device (CPLD); microstepping

0 引言

步进电机是一种将电脉冲转化为角位移的执行机构, 具有转矩大、惯性小、响应频率高等优点。步进电机作为执行元件, 是机电一体化中的关键产品之一, 广泛应用于各种自动化控制系统。由于其步距角较大, 一般为 $1.5^\circ \sim 3^\circ$; 往往满足不了某些高精度定位、精密加工等方面的要求。实际应用中大多数都对步进角进行细分, 这是减小步距角、提高步进分辨率、增加电机运行平稳性的一种有效方法。

本文在选择合理电流波形的基础上, 提出了基于 Altera 公司 MAX II 系列复杂可编程逻辑器件 (CPLD) 控制和 STMicroelectronics 的 L6207PD 芯片作为电机驱动的步进电机恒转矩细分驱动方案, 该方案特点是集成度高, 运行功耗小, 可靠性高, 通用性好, 具有很强的实用性。

1 控制原理

步进电机的细分控制, 实质上是通过控制步进电机励磁绕组中电流的控制, 使步进电机内部形成均匀的圆形旋转磁场, 从而实现步进电机步距角的细分。合成磁场矢量的幅值决定了步进电机

旋转力矩, 相邻两合成磁场矢量之间的夹角决定了步距角。因此, 要实现步进电机的恒转矩均匀细分控制, 必须合理地控制电机绕组中的电流, 使步进电机内部合成磁场的幅值恒定, 而且每个进给脉冲所引起的合成磁场角度变化也要均匀。

本文介绍的步进电机细分驱动系统, 在细分控制上采用 CPLD 设计, 保证对电机二相电流的严格控制, 实现二相输出电流的相位、方向和大小控制, 达到步进电机恒转矩细分驱动的目的。本系统最高细分达到 256 细分, 最大电流达到 2.8 A, 能适应大多数中小微型步进电机的可变细分控制、较高细分步距角精度及平滑运行等要求。

2 系统设计

系统框图如图 1 所示, 其中: CAN 通信接口用于和上层软件通信, 完成命令数据的接收与发送; MCU 控制软件实现系统与上层软件的数据交换, 包括主机命令的接收、执行和响应; 步进电机控制模块产生电机驱动控制信号, 实现对步进电

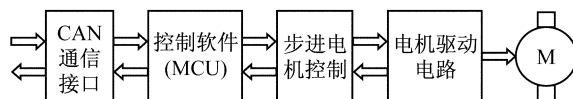


图 1 系统框图

机的细分控制;电机驱动电路实现步进电机绕组的电流驱动和控制。

3 硬件设计

硬件设计框图如图 2 所示。

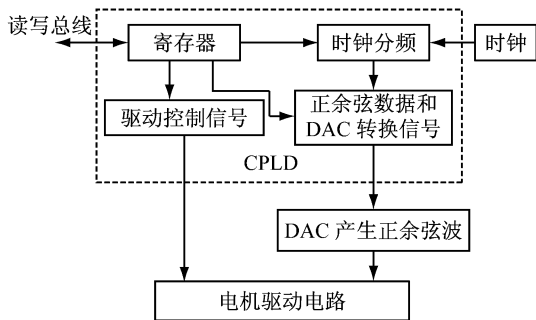


图 2 设计框图

CAN 通信接口采用 SJA1000 + 82C250 的方案实现; MCU 控制软件采用宏晶科技的 STC89C54RD + 单片机。这两个模块在其他资料中有较多的介绍,本文不再详述。下面重点介绍步进电机控制和电机驱动电路两个模块。

3.1 步进电机控制

3.1.1 CPLD 设计

CPLD 采用 Altera 公司 MAX II CPLD 系列器件,基于 0.18μm Flash 工艺,是即用型和非易失器件,并具有用户 Flash (UFM),可根据需求自行编写 UFM 的内容,容量高,价格低。本系统采用一片 EPM240 来实现逻辑控制功能。逻辑设计包括以下四个模块。

(1) 寄存器读写:完成 MCU 对 CPLD 各个寄存器的读写操作,包括读写时序产生、译码等。MCU 通过写入控制寄存器,可实现对电机驱动的各种控制,如细分值、方向、速度、起停、锁定、休眠等,同时通过读取状态寄存器的值获得系统的当前状态。

(2) 时钟分频:以输入的 24 MHz 主时钟为全局时钟,产生其他模块所需时钟,同时通过控制寄存器不同的设置值,产生不同的步进脉冲频率。

(3) 驱动控制信号:产生电机驱动电路所需的控制信号,如方向、使能等。

(4) 正余弦数据和 DAC 转换信号:利用 CPLD 内置的 Flash 产生正余弦数据,再通过外部的 DAC 芯片,将这些数据转化成模拟的正余弦

波,作为电机驱动芯片脉宽调制 (PWM) 电流控制电路的参考电压,从而实现步进电机恒转矩斩波恒流细分。

3.1.2 UFM 容量计算

根据最高采用 256 细分的要求,半个正弦波需要 $256 \times 2 = 512$ 个数据,另外半周数据相同,只需切换电流方向;采用 8 bit 数据进行 DAC 转换;产生一个正弦和一个余弦波需要的数据容量为 $512 \times 8 \text{ bit} \times 2 = 8 \text{ Kbit}$ 。查看 EPM240 的 UFM 资源,刚好能够满足要求。设计中选择并行、只读、9 位地址宽度,16 位数据的 Flash,并通过编辑初始化文件,将 Flash 的内容初始值设置为正余弦波型,16 位数据中,bit7~0 为正弦,bit15~8 为余弦,这样确保每个输出相位一致,从而确保合成后的矢量幅度不变。由于 Flash 的内容设置后无需更改,所以将其设为只读,内容在编程时写入芯片。

要实现不同的细分,只需改变每次读取数据的地址间隔即可。如读取地址间隔为 1,则实现最高的 256 细分控制;如果间隔为 2,则实现 128 细分;间隔为 3,则实现 64 细分;依此类推。由于细分所需的时钟都是统一从 24 MHz 的全局时钟分频得到,所以保证每个输出电流的间隔一致,即保证了合成矢量的均匀旋转。

3.1.3 DAC 转换模块

正、余弦波形的数据需要通过 DAC 转换成正、余弦模拟波形,所以还需要增加 2 路 8 位的 DAC 转换电路。由于 DAC 数据的产生和 DAC 转换起动需要满足相应的时序,所以还需在 CPLD 产生 DAC 转换所需的时钟信号,此信号是在 Flash 数据读出后再加上一定的延迟产生,即 Flash 每读出一个数据,经过固定的延迟后就产生一个 DAC 转换时钟。波形示意图如图 3 所示,其中:Clk_rd 是 Flash 的数据读取时钟,Clk_DAC 是 DAC 转换的时钟, T 表示 Clk_DAC 落后 Clk_rd 一个固定的时间,保证 T 大于 Flash 数据的传输延迟时间 T_{pd} 与 DAC 芯片的建立时间 T_{su} 之和。根

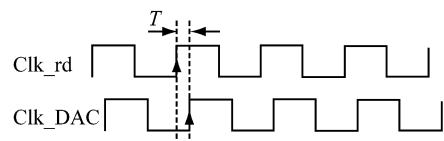


图 3 DAC 转换时序

据实际情况, $T_{\text{delay}} < 30 \text{ ns}$, $T_{\text{su}} < 10 \text{ ns}$, 所以设计中取 $T = 125 \text{ ns}$ (即 3 个 24 MHz 时钟周期)。

3.2 DAC 模块

DAC 芯片采用 TI 公司的 TLC7524。这是一种常用的 DAC 芯片, 实现 8 位的数模转换功能, 这里不做详述。

3.3 输出电流控制

通过设置 DAC 的输出满量程电压 V_{ref} , 即可控制输出正、余弦波的峰峰值, 从而控制电机输出最大电流。设计中通过拨码开关改变 LM317 参考电压的比较电阻, 从而输出几种常用电压作为电机驱动的参考, 电路图如图 4 所示。由于电机驱动芯片使用 0.5Ω 的采样比较电阻, 所以 V_{ref} 和电机输出最大电流值 I_{max} 是 1:2 的关系, 即 1 V 的 V_{ref} 电压 = 2 A 的 I_{max} 电流。

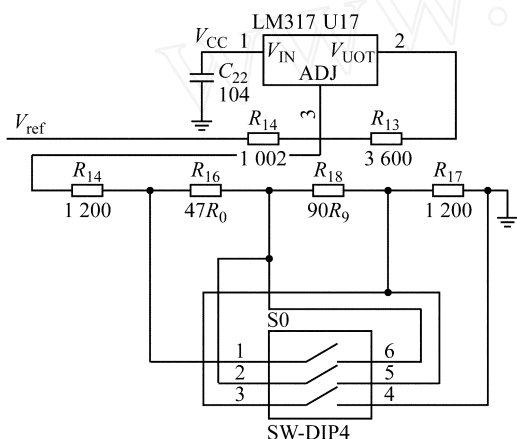


图 4 参考电压

3.4 电机驱动

3.4.1 芯片介绍

电机驱动模块采用 ST 公司推出的 power SPN 系列中的双桥 DMOS 步进电机驱动器 L6207, 该芯片集成了 8 个配置成两个全桥的功率 DMOS 晶体管, 一个逻辑电路和电机每个相位都需要的、关断时间恒定的 PWM 电流控制器 (准同步模式) 以及其他的实现安全操作和灵活性的功能。该驱动器集成度高, 内嵌控制逻辑, 无需外加二极管。

3.4.2 设计实现

CPLD 通过 DAC 模块向 L6207 的两个模拟输入引脚 V_{refA} 和 V_{refB} 同时施加正、余弦电压信号, 并

控制 N1A、N2A、N1B、N2B 在 I_{out} 为 0 时切换电流方向, 使二相的电流形成两个相差为 90° 的正弦波 (即正弦和余弦波), 从而保证步进电机内部合成磁场的幅值恒定且角度变化均匀。时序图如图 5 所示。

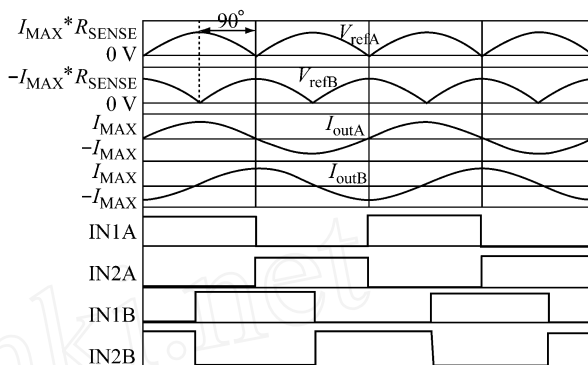


图 5 时序图

4 结 语

本系统由于将复杂的电机细分及控制逻辑集成到 CPLD 中, 控制软件对电机的控制简化成对 CPLD 寄存器的读写操作, 将控制软件和驱动设计分开, 模块独立性高, 升级和维护方便, 系统软件功能丰富, 通用性强, 控制系统应用十分灵活, 可广泛应用于各种工业控制中。本电路设计已成功应用在激光数码印相机的控制系统中, 在控制精度、传送速度均匀性、平稳性等方面性能突出, 运行可靠, 较好地满足了该系统的要求。该控制系统使用的二相电机包括 42、56、85 等系列共 13 个, 驱动电流范围为 $0.6 \sim 2.3 \text{ A}$ 。所有类型的电机都能采用统一的控制逻辑, 即相同的 CPLD, 只需通过上层软件对不同类型或功能的电机进行识别, 就能进行有效地驱动和控制。大大减少了整个系统的硬件种类, 维护十分方便。目前使用本系统的数码印相机在市场上已超过 100 台, 并获得了广州市开发区 2006 年科技成果产业化奖二等奖。

【参考文献】

- [1] Altera MAX II 设备手册: MAX II Device Handbook, M15V1-1.4[G]. 2005

收稿日期: 2008-04-03